

Il Progetto Switchinglow

(seconda parte)

Proseguiamo la descrizione del Progetto Switchinglow, piattaforma di sviluppo per gli amplificatori valvolari in classe D, con il circuito di pilotaggio isolato delle griglie Floating Grid Driver ed il modulatore a durata di impulsi PWM.

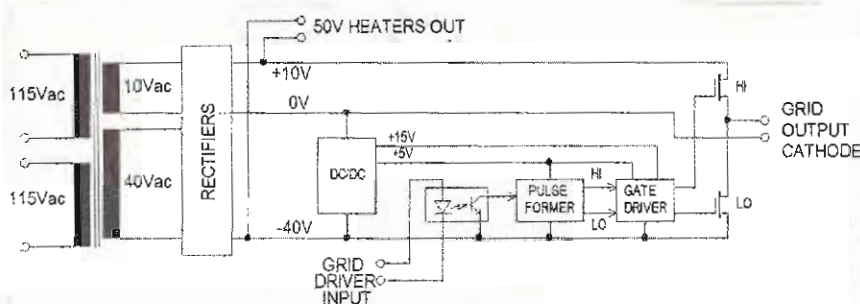


fig.1 - Schema a blocchi del circuito Floating Grid Driver. L'alimentazione è fornita da un trasformatore toroidale da 30 VA con due secondari a 10 V e 40 V. Dai capi estremi dei due secondari si ricava una tensione raddrizzata a 50 V idonea ad alimentare quattro filamenti da 12.6 V collegati in serie. La presa centrale tra i due secondari costituisce il nodo di riferimento a 0 V che dovrà essere collegato ai catodi del ramo di triodi da pilotare. I due MOS di potenza portano il terminale di uscita GRID, da collegare alle griglie, a +10 V oppure a -40 V rispetto al riferimento a 0 V. I due MOS sono comandati dal GATE DRIVER che riceve in ingresso i segnali HI e LO a livello TTL provenienti dal PULSE FORMER. L'ingresso di questo blocco proviene dal fotoaccoppiatore, il cui LED costituisce l'ingresso isolato cui giunge il segnale PWM. Un convertitore DC/DC alimentato con i 40 V fornisce due tensioni a +5 V e +15 V riferite alla linea a -40 V e una terza tensione a +9 V isolata, non rappresentata in questo diagramma a blocchi. Queste tre tensioni ausiliarie servono per il funzionamento del PULSE FORMER e del GATE DRIVER. La linea a -40V costituisce la linea di massa per questi blocchi, da non confondersi con la linea a 0V che invece è la massa di riferimento CATHODE per l'uscita GRID. Il circuito non è protetto contro i cortocircuiti tra GRID e CATHODE che vanno assolutamente evitati, pena il guasto del circuito FGD.

IL CIRCUITO DI PILOTAGGIO ISOLATO DELLE GRIGLIE

Per far funzionare un triodo come un interruttore elettronico è necessario portarlo nei due stati estremi di interdizione della corrente anodica e di piena conduzione.

Come spiegato nel riquadro, questi stati si ottengono polarizzando la griglia rispetto al catodo con una tensione negativa per lo stato di interdizione e con una tensione positiva per lo stato di piena conduzione.

Con le valvole ECC99 che abbiamo scelto e con il range di tensioni anodiche previsto nel Progetto Switchinglow, dopo varie misura-

zioni ed esperimenti si sono determinati come valori adatti le tensioni di circa -40 V e di +10 V per i due stati di polarizzazione delle

griglie.

Considerando di ottenere queste tensioni raddrizzando l'alternata fornita in uscita da un trasformatore a presa centrale, si viene a disporre di una differenza di potenziale totale pari a circa 50V che risulta perfetta per alimentare anche i filamenti delle valvole, considerando che ogni ramo del ponte impiega quattro ECC99 e che ognuna di esse ha due filamenti da 6.3 V collegabili in serie.

Si utilizzano due trasformatori, uno per ogni ramo del ponte, così i due rispettivi circuiti di pilotaggio delle griglie risultano isolati uno dall'altro; questa è una condizione necessaria poiché le due tensioni di polarizzazione delle griglie devono essere riferite ai catodi e questi non sono collegati assieme: i catodi del ramo superiore appartengono al nodo di uscita verso il carico assieme agli anodi del ramo inferiore, mentre i catodi di quest'ultimo sono fissati al bus di alimentazione negativa -V_{kk}.

La **fig. 1** riporta lo schema a blocchi di un circuito FGD.

Si tratta di un buffer traslatore di livello molto simile ad un tipico circuito di pilotaggio per IGBT, la cui parte di uscita è realizzata con

tab.1 - Specifiche elettriche dei circuiti FGD.

PWM input level	TTL, 22 ohm series resistor, optocoupled
Grids output level	max -80V / +30V at open circuit
Grids output current	-100mA / +1A NOT SHORT CIRCUIT PROTECTED !
Grids output rise time	60ns @ 10-90%, 4x ECC99 load, PWM DT=50%
Grids output fall time	180ns @ 10-90%, 4x ECC99 load, PWM DT=50%
Heaters output voltage	50V, for 4x 12.6V heaters series connected
Heaters output current	500mA
Heaters output waveform	rectified half wave at 100/120Hz
Power supply voltage	10Vac rms, 40 Vac rms at 50/60Hz
Power supply current	1Aac rms max, fuse protected, 580mAac typ @ 10Vac, 410mAac typ @ 40Vac
Power supply transformer	toroidal core, 30VA, 10Vrms 1A, 40Vrms 0.5A, 115+115Vac

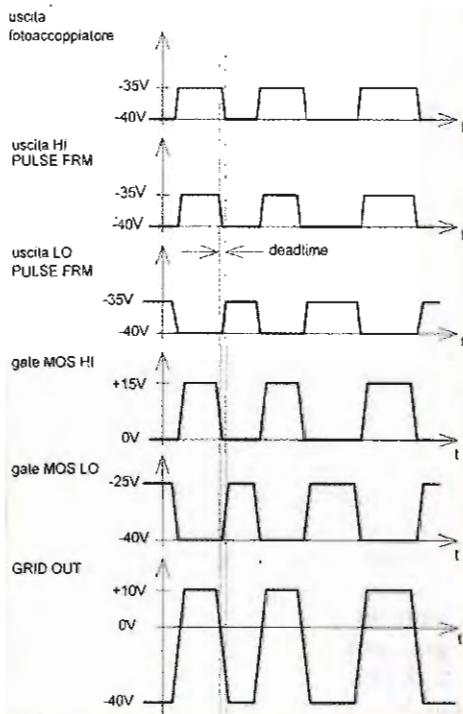


fig.2 - Segnali del circuito FGD. L'uscita del fotoaccoppiatore e le uscite HI e LO del PULSE FORMER sono a livello TTL e sono ancorate alla linea a -40V. L'uscita del GATE DRIVER per il MOS HI è ancorata alla linea 0V mentre quella per il MOS LO è ancorata alla linea a -40V. L'uscita GRID assume il valore di +10V in corrispondenza del valore logico alto del fotoaccoppiatore ed assume il valore di -40V in corrispondenza del valore logico basso. È evidenziato il deadtime che viene introdotto dal circuito PULSE FORMER in corrispondenza dei fronti di commutazione del segnale di ingresso, in modo da garantire che i due MOS non possano mai condurre contemporaneamente, cosa che altrimenti procurerebbe un cortocircuito netto della linea a +10 V con la linea a -40 V e conseguente fusione di entrambi i MOS.

Questa condizione di guasto si verifica anche se i terminali di uscita GRID e CATHODE vengono cortocircuitati tra di loro, cosa da evitarsi assolutamente.

un mezzo ponte ad H azionato da una coppia di MOS STD6NF10 da 100 V e 6 A.

Il ramo superiore è alimentato dai 10 V mentre quello inferiore dai -40 V. La presa centrale dell'alimentazione costituisce il riferimento flottante a 0 V a cui verranno collegati i catodi.

L'entrata del circuito è isolata tramite un fotoaccoppiatore che riceve gli impulsi PWM a livello TTL. I fronti del segnale di uscita TTL

del fotoaccoppiatore vengono condizionati da un circuito PULSE FORMER che introduce un breve tempo morto ("deadtime") per scongiurare la conduzione simultanea dei due MOS e che ricava due segnali TTL in opposizione di fase (fig. 2).

Gli impulsi in controfase entrano in un circuito integrato IR2011S "gate driver" che li eleva in tensione per fargli raggiungere il valore di circa 15 V tale da garantire

una saturazione dei MOS; inoltre l'uscita verso il gate del MOS superiore viene traslata in tensione per mezzo di un classico circuito di "bootstrap" a diodo e capacità. Poiché il circuito PULSE FORMER funziona a 5 V mentre il gate drive richiede 5 V e 15 V, più una terza tensione di alimentazione a 10 V isolata, si rende necessario l'impiego di un convertitore DC/DC che ricavi queste tre tensioni a partire dai -40 V.

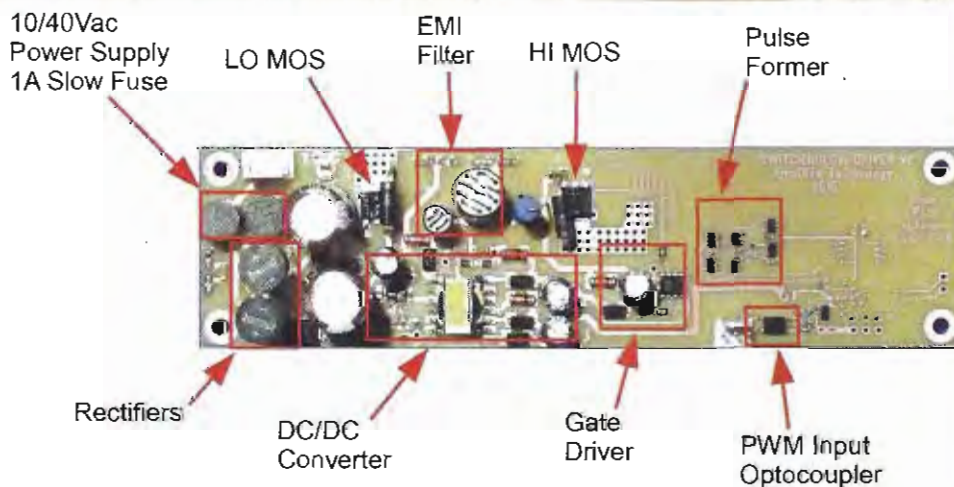
Nelle fig. 3 e 4 sono individuati i blocchi funzionali sul circuito stampato del circuito FGD ed indicate le posizioni dei vari connettori, dei LED indicatori della presenza delle varie alimentazioni e dei test point cui applicare la sonda dell'oscilloscopio durante la verifica di funzionamento.

Un semplice filtro EMI posto sull'uscita provvede a ridurre oscillazioni spurie ad alta frequenza che tenderebbero a manifestarsi in corrispondenza dei fronti di commutazione del segnale di uscita.

La tab.1 riassume le caratteristiche del circuito FGD; si raccomanda estrema attenzione nel suo impiego poiché l'uscita non è protetta contro i corto circuiti: se succede, inevitabilmente si danneggiano i MOS e talvolta anche il gate driver.

Due fusibili sono inseriti sui rami di alimentazione per evitare che i secondari del trasformatore di alimentazione si surriscaldino se vengono cortocircuitati in caso di

fig.3 - Assemblaggio del circuito FGD con evidenziati i blocchi funzionali. Il filtro EMI è applicato all'uscita GRID OUT e serve ad eliminare le oscillazioni spurie ad alta frequenza che altrimenti si verificherebbero in corrispondenza dei fronti di transizione del segnale di uscita che è compreso tra circa +10 V (livello logico alto) e -40 V (livello logico basso). Nella realtà questi valori sono più alti, +15 V e -60 V se misurati a vuoto, per effetto del circuito raddrizzatore che moltiplica per circa 1,41 la tensione rms nominale dei secondari del trasformatore di alimentazione del circuito FGD.



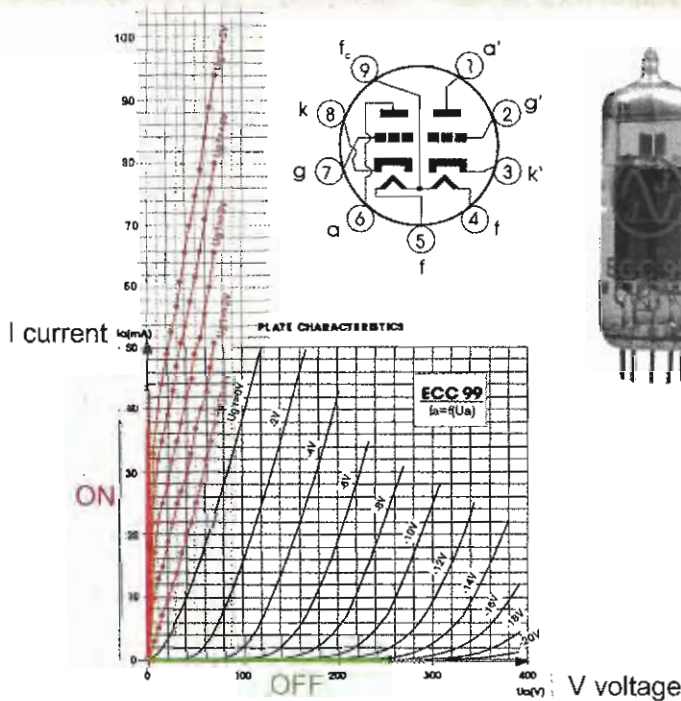
ad eliminare le oscillazioni spurie ad alta frequenza che altrimenti si verificherebbero in corrispondenza dei fronti di transizione del segnale di uscita che è compreso tra circa +10 V (livello logico alto) e -40 V (livello logico basso). Nella realtà questi valori sono più alti, +15 V e -60 V se misurati a vuoto, per effetto del circuito raddrizzatore che moltiplica per circa 1,41 la tensione rms nominale dei secondari del trasformatore di alimentazione del circuito FGD.

RIQUADRO #3

USARE I TRIODI COME INTERRUITORI ELETTRONICI DI POTENZA

Le caratteristiche elettriche di un interruttore ideale sono: per lo **stato OFF** non far passare alcuna corrente, qualsiasi sia la tensione ai suoi capi; per lo **stato ON** far passare qualsiasi corrente ai suoi capi pur mantenendo nulla la tensione tra i medesimi. Un triodo può essere portato in interdizione (stato OFF) abbastanza semplicemente, basta fornire tra griglia e catodo una tensione sufficientemente negativa in modo da impedire che gli elettroni emessi dal catodo raggiungano l'anodo.

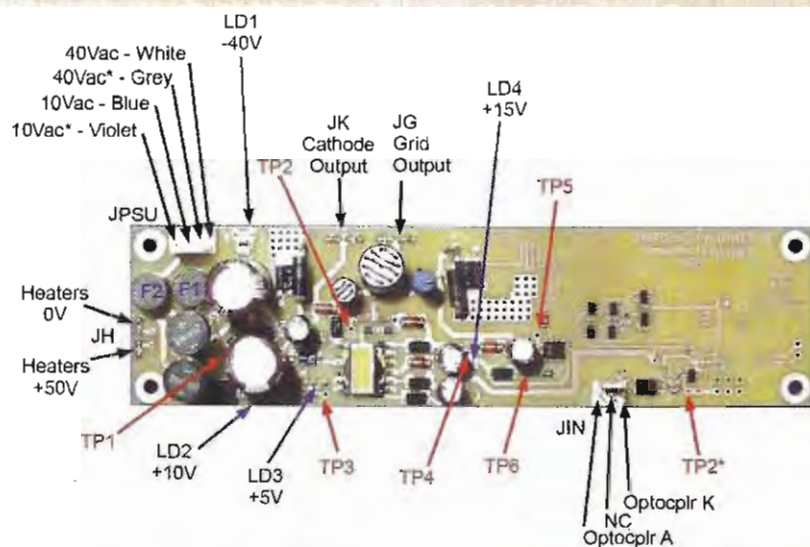
Per portarlo invece in uno stato di buona conduzione, che approssimi quanto più possibile lo stato ON, osserviamo dalle curve caratteristiche che otteniamo una corrente tra anodo e catodo sempre più alta man mano che il potenziale tra griglia e catodo assume valori sempre più prossimi allo zero. Sfortunatamente, per qualche ragione, i data sheet delle valvole "moderne" (tranne casi speciali di valvoloni per l'amplificazione di potenza di radiofrequenza in classe C) terminano di tracciare le curve voltamperometriche proprio con il valore di tensione di griglia nullo. Andando a ritroso nel tempo, ci si accorge che fino ad un certo periodo storico le curve caratteristiche dei triodi riportavano invece anche la zona a griglia positiva (ed in effetti nulla vieta di applicare una tensione positiva tra griglia e catodo per vedere cosa accade alla corrente anodica), tanto alla fine fine la griglia, come del resto anche gli altri elettrodi della valvola, non è altro che un pezzetto di metallo isolato dal vuoto che lo circonda... Con la griglia positiva rispetto al catodo la corrente anodica subisce un rilevante incremento anche in corrispondenza di tensioni tra anodo e catodo decisamente ridotte, decine di volt, rispetto quelle usuali di funzionamento del triodo, che sono invece dell'ordine di qualche centinaio di volt. L'unico accorgimento da seguire è che la griglia positiva, rispetto al catodo, si comporta come un diodo a vuoto polarizzato "in diretta" e quindi la corrente che scorre tra griglia e catodo va in qualche modo limitata. Questa corrente che scorre tra griglia e catodo, e si richiude sul circuito di pilotaggio della griglia, non contribuisce alla corrente che scorre tra anodo e catodo e quindi la sua presenza non eliminabile riduce l'efficienza energetica del nostro interruttore a triodo, fermo restando il



Curve caratteristiche del doppio triodo ECC99 JJ-Electronics. In nero le curve originali del data sheet per V_{gk} compresa tra 0V e -20V, in rosso le curve tracciate sperimentalmente per V_{gk} compresa tra 0V e +5V. Si noti il notevole incremento di corrente anodica in corrispondenza di tensioni V_{ak} inferiori ai 100V. Gli assi cartesiani evidenziati con ON e OFF descrivono le caratteristiche voltamperometriche di un interruttore ideale chiuso ed aperto.

fatto che comunque c'è anche da tener conto della dissipazione di potenza dovuta all'indispensabile mantenimento dell'incandescenza del filamento. Per dimensionare i circuiti che utilizzano i triodi come interruttori elettronici di potenza sarebbe interessante conoscere le loro caratteristiche elettriche nei due stati estremi di conduzione e di interdizione, ovvero cercare di ottenere qualche indicazione al loro riguardo. Per la condizione di interdizione il dato di progetto principale sarà il valore di tensione negativa di griglia che per un dato valore di tensione anodica bloccherà a valori trascurabili la corrente tra anodo e catodo. Per la condizione di conduzione sarebbe invece utile conoscere il guadagno statico in corrente continua tra griglia-catodo ed anodo-catodo quando la griglia è positiva, e la resistenza equivalente tra anodo e catodo al variare della tensione positiva di griglia e della tensione anodica. Talvolta questi dati sono ricavabili parzialmente dalla documentazione tecnica delle valvole oppure da misure sperimentali dirette, posto che comunemente le curve caratteristiche con griglia positiva non vengono tracciate nei data-sheet. Il motivo per cui dopo un certo momento siano cadute in disuso le pratiche circuitali con griglia positiva, al punto tale da far sparire da tutti i data sheet le curve di questa regione di polarizzazione, può essere un interessante argomento di dibattito storico-scientifico. Per certo già nel 1920 era stato individuato l'effetto Barkhausen-Kurz: quando l'anodo assume valori negativi rispetto la griglia, gli elettroni vengono ripiegati verso il catodo e questa variazione di traiettoria si traduce nell'emissione di energia elettromagnetica sotto forma di onde radio ad alta frequenza. Con la rudimentale strumentazione di quei tempi erano stati molto bravi ad accorgersene, però ora chi dispone di un analizzatore di spettro può divertirsi a verificare quanto affermato, basta cimentarsi nel tracciare le curve caratteristiche di un qualsiasi triodo nella regione con griglia positiva: con buona probabilità si riscontoreranno zone di polarizzazione della valvola che producono emissioni di svariate centinaia di MHz!

fig.4 - Posizione dei connettori, dei LED e dei test point sul circuito FGD. **JPSU** è il connettore di alimentazione dal doppio secondario del trasformatore toroidale custom da 30 VA. **JIN** è l'ingresso a livello TTL per il segnale PWM. **JH, JK, JG** sono i



connettori a pettine a 4 pin che sporgono sul lato inferiore del c.s. e che vanno inseriti nelle rispettive femmine saldate sui c.s. del ponte di potenza. **JH** porta la tensione raddrizzata a 50 V per l'accensione dei filamenti in serie, **JK e JG** sono le uscite CATHODE verso i catodi e GRID verso le griglie. **TP1** è la linea 0 V che fa da massa per le linee -40 V e +10 V; la linea a 0 V è anche l'uscita CATHODE. **TP2 e TP2*** sono la linea a -40 V che fa da massa per le alimentazioni +5 V e +15 V. **TP3** uscita a +5 V del convertitore DC/DC, riferita a TP2. **TP4** uscita a +15 V del convertitore DC/DC, riferita a TP2. **TP5** massa isolata solo per l'uscita a +9 V del convertitore DC/DC. **TP6** uscita isolata a +9 V del convertitore DC/DC, riferita a TP5.

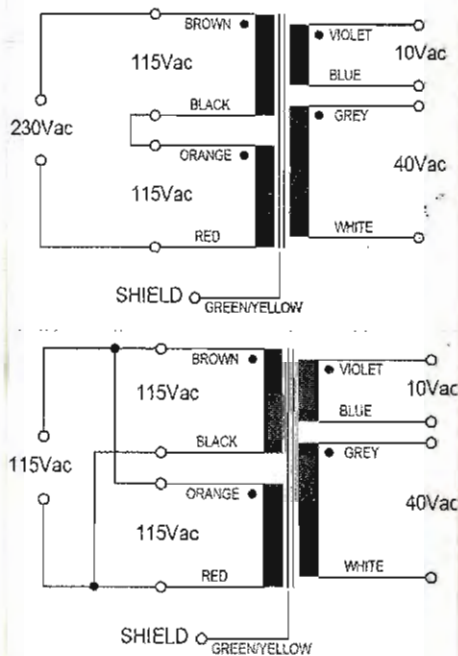


fig.5 - Collegamento dei primari del trasformatore di alimentazione dei circuiti FGD. Questo trasformatore toroidale custom da 30 VA con due secondari da 10 V e 40 V è provvisto di un doppio primario che va collegato in serie per l'alimentazione da rete a 230 Vac 50 Hz oppure in parallelo per la rete a 110 Vac 60 Hz. Si raccomanda di rispettare scrupolosamente le polarità degli avvolgimenti indicate dai pallini, altrimenti l'impedenza del trasformatore si annulla dando luogo ad un aumento notevole della corrente assorbita dalla rete con conseguente surriscaldamento e danneggiamento del trasformatore. Tra gli avvolgimenti primari e quelli secondari c'è uno schermo che può essere eventualmente utilizzato per cercare di ridurre i disturbi EMI condotti verso la rete Vac.

guasto critico del circuito FGD. Il circuito FGD è realizzato con componentistica SMD, il suo collaudo non è immediato ed in caso di guasto diventa difficoltoso eseguire le riparazioni necessarie, pertanto si è deciso di proporlo ai lettori di CHF come se fosse un blocco funzionale chiuso, già testato e pronto all'utilizzo, né più né meno come se fosse un circuito integrato. In una prima fase pionieristica, i lettori che desidereranno cimen-

tarsi con la realizzazione del Progetto Switchinglow senza preoccuparsi di riprogettare e realizzare in proprio questi circuiti FGD, potranno acquistarli direttamente richiedendoli all'autore (info@studio-rts-ing-rampin.it). Idem dicasi anche per i trasformatori toroidali custom da 30 VA e 10/40 Vrms di uscita, che presentano primario sdoppiato per essere collegati alla rete 230 Vac 50 Hz oppure alla rete 115 Vac 60 Hz. A tal riguardo si raccomanda di ri-

spettare scrupolosamente le polarità degli avvolgimenti primari nel collegamento in serie o in parallelo come riportato nello schema di fig.5 e di provvedere sempre un adeguato fusibile di protezione in serie all'alimentazione da rete.

La tabella tab.1 riporta le caratteristiche tecniche dei circuiti FGD.

IL CIRCUITO MODULATORE DI DURATA DEGLI IMPULSI

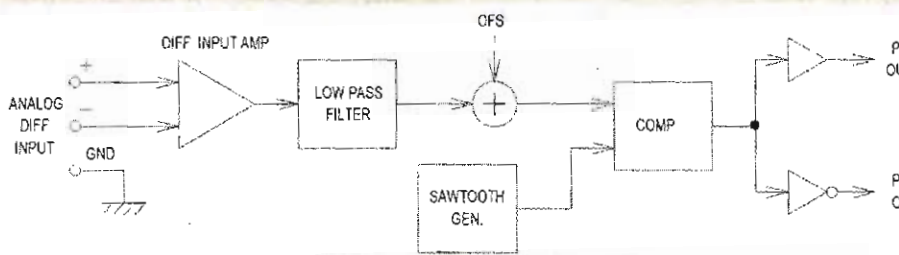
All'ingresso dei circuiti FGD devono venire applicati i treni di impulsi modulati in durata ottenuti dal circuito PWM.

Questo circuito è la parte più critica di qualsiasi amplificatore in classe D perché ne determina in modo significativo l'efficienza energetica, ed in modo ancor più importante la qualità acustica, come viene spiegato nel riquadro.

I circuiti FGD accettano un segnale PWM a livello TTL che può provenire da qualsiasi tipologia di circuito modulatore, sia esso con ingresso analogico o con ingresso digitale, sia che implementi una modulazione di tipo AD oppure di tipo BD.

Anche se un modulatore con ingresso digitale da accoppiare ad una sorgente di musica liquida potrebbe essere certamente l'elemento naturale di una catena audio funzionante esclusivamente nel dominio numerico, la descrizione della sua realizzazione, ma-

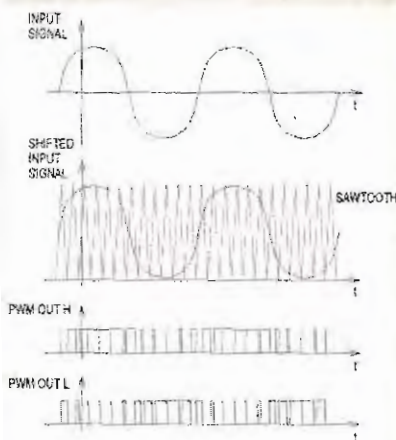
fig.6 - Schema a blocchi del modulatore PWM di tipo AD. Il segnale audio analogico in ingresso viene applicato ad un primo stadio differenziale che dovrebbe contribuire ad eliminare il rumore a modo comune. Segue un filtro passa-basso per limitare la banda del segnale in modo da evitare l'aliasing dovuto al campionamento. Il segnale audio così condizionato viene presentato ad uno degli ingressi del comparatore che lo confronta con il segnale ad onda triangolare a circa 220 KHz proveniente dal generatore "sawtooth". L'uscita del comparatore viene bufferata in controfase in modo da ricavare i due segnali PWM da inviare ai circuiti FGD che pilotano il ramo inferiore ed il ramo superiore del mezzo ponte di potenza. Il livello fisso di offset OFS serve ad ancorare il segnale audio ad una tensione di riferimento tale da generare un duty-cycle al 50% quando il segnale di ingresso è nullo.



gari mediante un DSP, risulterebbe una poderosa divagazione dal tema principale di questa serie di articoli sulla classe D valvolare; pertanto si è preferito per ora dotare il Progetto Switchinglow di un più spartano modulatore di tipo AD ad ingresso analogico, di cui la **fig.6** ne riporta lo schema a blocchi.

Si tratta del classico, didattico modulatore a generatore di onda triangolare e comparatore, realizzato con amplificatori operazionali ad alimentazione singola, per cui tutti i segnali sono centrati su una tensione di riferimento di 2.5

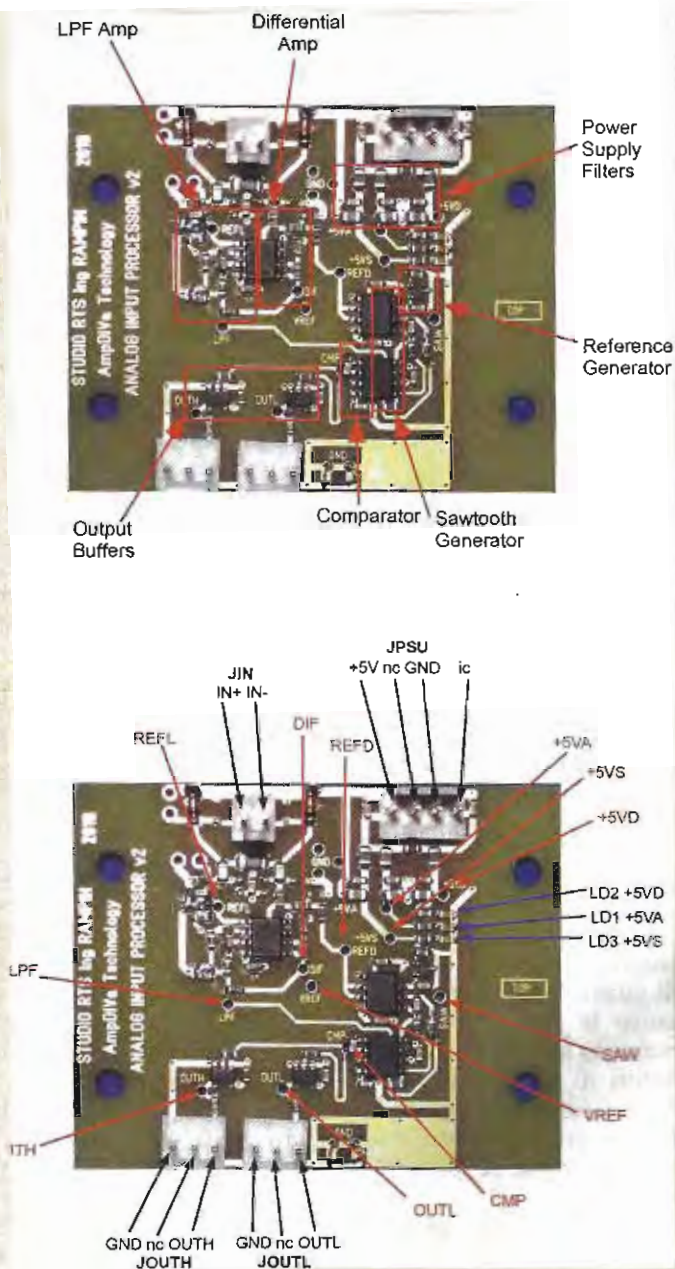
fig.7 - Forme d'onda del modulatore PWM. Il segnale audio analogico di ingresso viene traslato e confrontato con il segnale ad onda triangolare. Il duty-cycle del segnale di uscita è prossimo al 50% in corrispondenza dei passaggi per lo zero del segnale analogico, tende a 0% quando il segnale di ingresso diventa negativo e tende al 100% quando il segnale di ingresso diventa positivo.



V. Il segnale analogico di ingresso, che dovrà avere ampiezza massi-

ma di 2 Vpp, viene accoppiato in alternata agli ingressi di un amplificatore differenziale cui segue

fig.8 - Vista d'insieme del modulatore PWM assemblato, con evidenziati i blocchi funzionali, i connettori (JIN ingresso audio analogico, JPSU alimentazione a +5 V, JOUTH, JOUTL uscite PWM verso i circuiti FGD), i LED indicatori presenza tensioni di alimentazione ed i test point. L'alimentazione a +5 V proveniente da JPSU viene separata in tre rami con altrettanti filtri per ottenere +5 VA per la parte analogica, +5 VS per il generatore di onda triangolare ed il comparatore e +5 VD per i buffer TTL di uscita. La tensione di offset VREF è pari a +2.5 V.

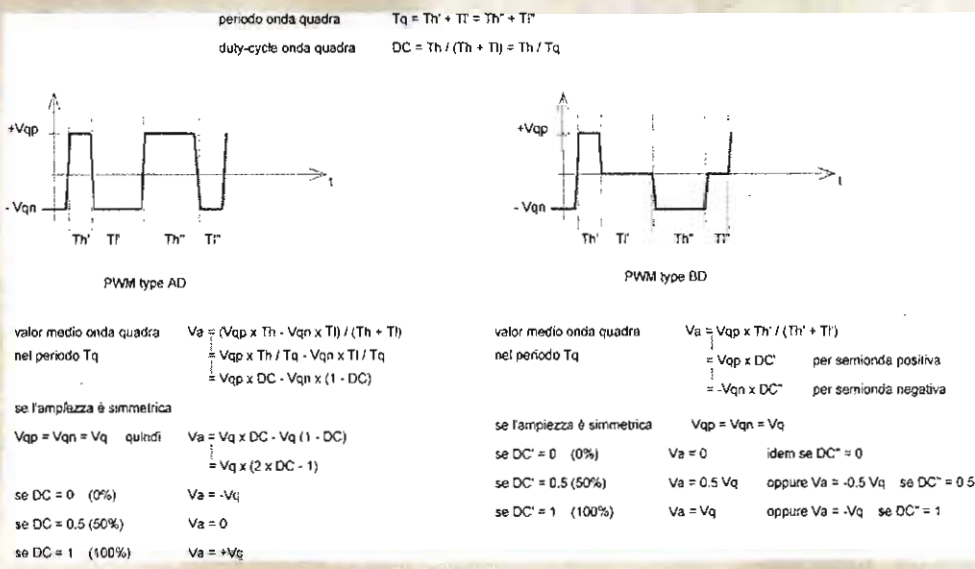


RIQUADRO #4

LA MODULAZIONE DI DURATA DEGLI IMPULSI

Immaginiamo un'onda quadra a frequenza costante che utilizzeremo come "portante" in un sistema di modulazione. Per qualsiasi segnale ad onda quadra, il "duty-cycle" è definito come il rapporto tra la durata della parte "alta" e la durata totale del periodo. La modulazione di durata degli impulsi -PWM Pulse Width Modulation- modificando il rapporto tra le durate della parte alta e della parte bassa di un'onda quadra a frequenza costante, ne modifica di conseguenza il duty-cycle, ed a questa grandezza viene affidata l'informazione che la portante dovrà trasportare. Se poniamo il vincolo che l'ampiezza delle parti "alta" e "bassa" dell'onda quadra siano costanti bipolari di valore V_p e V_n , come avviene all'uscita di un circuito a ponte ad H ideale, il valore medio dell'ampiezza del segnale sarà direttamente proporzionale al duty-cycle dell'onda quadra, e quindi da questo valore medio possiamo estrarre l'informazione modulante: l'informazione sonora affidata ad un segnale PWM risiede tutta nel duty-cycle del segnale stesso. In un amplificatore in classe D l'utilizzazione del valore medio dal segnale PWM avviene per l'effetto passabasso del filtro EMI di uscita e del diffusore acustico. Esistono due possibilità per azionare gli interruttori di un circuito a ponte e quindi per applicarvi il segnale PWM. Nella modulazione di tipo AD gli interruttori dei rami opposti del ponte sono sempre alternativamente in conduzione ed il ponte ha sempre un ramo "in tiro": quando il segnale di ingresso è nullo, tra gli interruttori ed il carico scorre sempre una corrente "di ozio" (idle current) che, anche se è a media nulla e quindi non trasporta alcuna informazione sonora utile, è comunque una corrente a valor efficace non nullo che, dissipando potenza su tutte le componenti resistive del filtro e del carico di uscita, contribuisce a diminuire l'efficienza energetica dell'amplificatore.

A riposo, al segnale nullo in ingresso al modulatore, corrisponde un duty-cycle del 50% e qualsiasi minima variazione a questo 50% si traduce in un segnale analogico ricostruito dall'effetto passa basso del carico. Si intuisce dunque che questo tipo di modulazione permette di rappresentare molto bene piccole variazioni di segnale ma è anche sensibile al jitter dei fronti degli impulsi; con segnale di ingresso nullo ogni variazione di



posizione dei fronti causata dal jitter si traduce inevitabilmente in rumore. Rappresentare bene segnali di piccola ampiezza non è indispensabile solo per i passaggi sonori a basso volume, ma è soprattutto fondamentale perché qualsiasi segnale audio attraversa ripetutamente il valore di ampiezza zero ed in prossimità di questi attraversamenti le ampiezze sono appunto piccole. Non rappresentarle in maniera adeguata significa introdurre distorsioni al suono che si cerca di amplificare. Nella modulazione di tipo BD, invece, gli interruttori sono pilotati in modo da prevedere anche uno stato di interdizione completo di tutto il ponte. In questo caso a segnale nullo corrisponde duty-cycle nullo e la idle current viene annullata di conseguenza. Il sistema diventa però più critico nel riprodurre segnali di piccola ampiezza; in questo caso ad un segnale abbastanza piccolo corrisponde un duty-cycle molto stretto, ovvero un impulso la cui durata può essere così breve che l'interruttore elettronico non ha sufficiente velocità per azionarsi, producendo una sorta di buco che impedisce la riproduzione di un segnale di così piccola ampiezza. Nell'articolo principale abbiamo affermato che la qualità di un amplificatore in classe D dipende fortemente da come è realizzato il modulatore PWM. La bravura di chi progetta questi amplificatori, o meglio questi modulatori, consiste appunto nell'ideare uno schema di modulazione che riduca quanto più possibile gli effetti negativi dei due tipi di modulazione a vantaggio di efficienza energetica, riduzione del rumore da jitter, fedeltà nel riprodurre le ampiezze più piccole.

uno stadio di filtraggio che determina la banda passante del modulatore.

Il modulatore è infatti un campionario che trasforma il segnale analogico, la cui ampiezza varia con continuità nel tempo, in un segnale a tempi discreti con i valori di ampiezza dei campioni codificati nel duty-cycle degli impulsi e quindi il filtro passabanda che lo

precede funge da filtro anti-aliasing.

Con i componenti indicati a schema la banda è compresa tra circa 20 Hz e 20 KHz.

L'uscita del filtro viene applicata ad uno degli ingressi del comparatore, che esegue il confronto con il segnale triangolare a circa 220 KHz, generato da un integratore accoppiato ad un trigger di

Schmitt.

La fig.7 visualizza le forme d'onda dei vari segnali mentre la fig.8 illustra l'assemblaggio del circuito stampato del modulatore, la posizione dei vari blocchi funzionali e quella dei test point.

Opportune celle di filtro sui vari rami dell'alimentazione e uno sbroglio razionale del c.s. contribuiscono a minimizzare il rumore

APWM AD type - single supply

STUDIO R.T.S. RAMPIN ing. MARCO 2015-2017

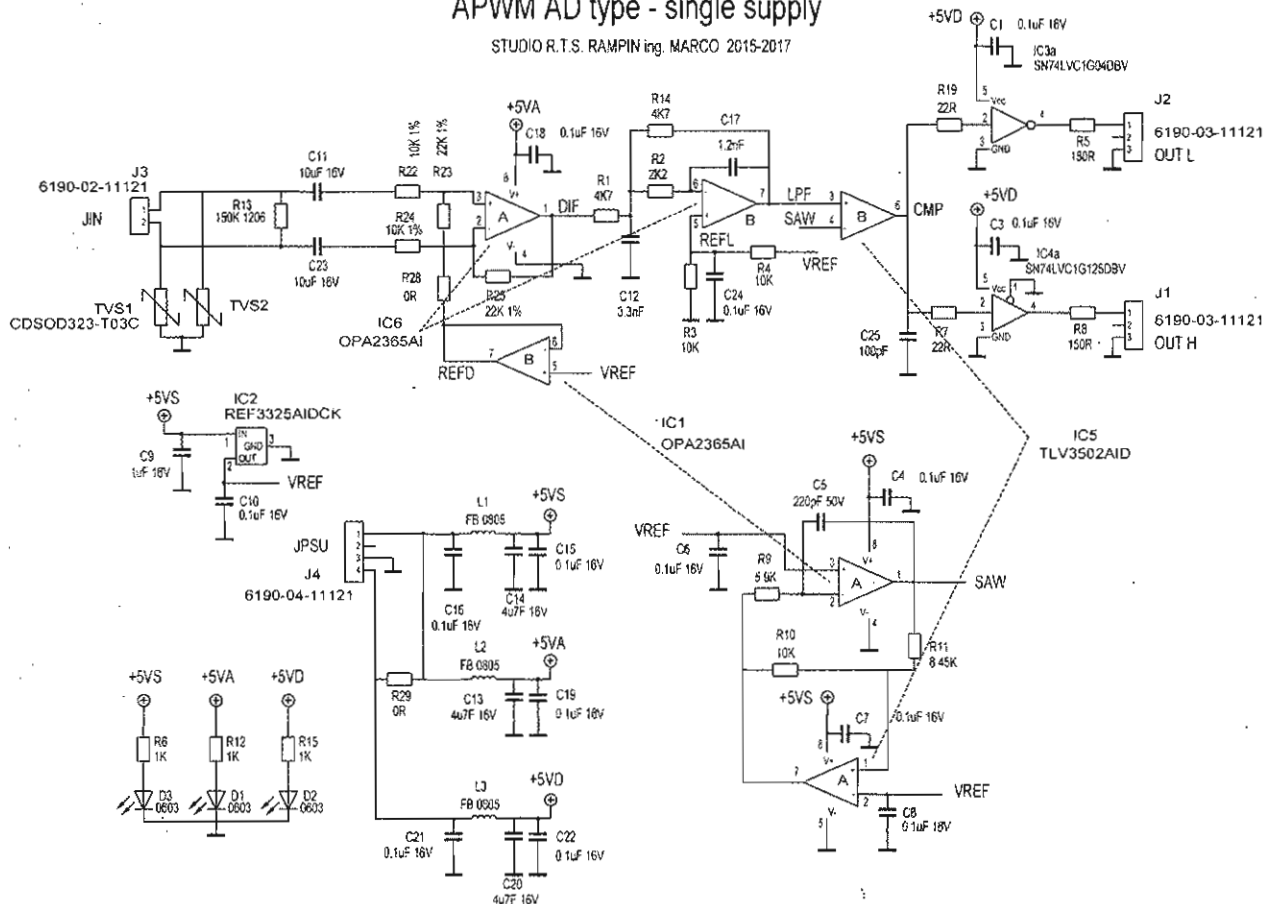
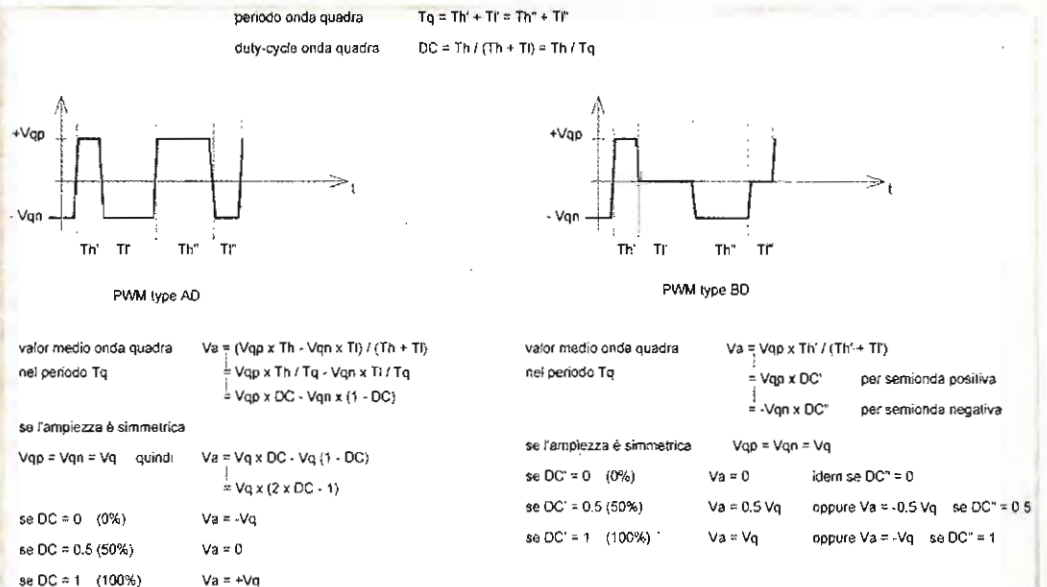


fig.9 - Schema elettrico del modulatore PWM con ingresso analogico di tipo AD. Con i valori indicati a schema l'ampiezza massima del segnale di ingresso è 2 Vpp, la banda passante audio compresa tra circa 20 Hz e 22 KHz e la frequenza di oscillazione pari a circa 220 KHz.

fig.10 - Schema elettrico del semplicissimo alimentatore a 5 V per il modulatore PWM. Si può anche utilizzare un economicissimo alimentatore da rete con uscita USB come quelli usati per ricaricare i telefoni cellulari, purché l'uscita sia verificata con l'oscilloscopio e risulti priva di ripple o altri disturbi.



nelle parti analogiche del circuito ed il jitter in quelle digitali. Il modulatore è realizzato con componenti SMD e come per il circuito FGD può essere richiesto

all'autore, seppur la sua realizzazione è meno critica del circuito FGD. La **fig.9** ne riporta lo schema elettrico mentre in **fig.10** è disegnato

lo schema di un elementarissimo alimentatorino a 5 V adatto ad alimentare il circuito PWM.

Continua nel prossimo numero.